

به نام یگانه ایزد بی همتا

مبحث سوم:

آشنایی با طرز کار MOSFET

توانا بود هر که دانا بود  
ز دانش دل پیر بنا بود

الکترونیک دیجیتال  
DIGITAL ELECTRONICS

Dr. Ali Maleki <http://sun.semnan.ac.ir/~maleki>

مقدمه

عناصر نیمه‌هادی

دیودها

ترانزیستورها

...

JFET

MOSFET

FET

BJT

سرنامها	
BJT	Bipolar Junction Transistor
FET	Field Effect Transistor
JFET	Junction FET
MOSFET	Metal Oxide Semiconductor FET

فهرست مطالب

مقدمه

MOSFET افزایشی

MOSFET تکمیلی (CMOS)

MOSFET تخلیه‌ای

جمع‌بندی روابط حاکم

اثر بدنه

اثر دما

پدیده‌ی شکست و حفاظت ورودی

### مقایسه‌ی MOSFET و BJT

- ❖ MOSFET ها را می توان بسیار کوچک تر ساخت (MOSFET ها سطح کمتری از سیلیکن را اشغال می کنند).
- ❖ فرآیند ساخت MOSFET ها ساده تر است.
- ❖ صرفا با استفاده از MOSFET (و بدون استفاده از دیود و مقاومت) می توان توابع منطقی و حافظه های دیجیتال را تحقق بخشید.


از این رو، امروزه مدارهای مجتمع دیجیتال و آنالوگ اغلب با تکنولوژی MOS ساخته می شوند.



از آنجا که جریان در MOSFET ها تنها توسط یک نوع حامل برقرار می گردد اصطلاح «ترانزیستور تک قطبی» برای آنها به کار می رود. این در حالی است که در BJT ها، هر دو نوع حامل در برقراری جریان نقش ایفا می کنند و از این رو، اصطلاح «ترانزیستور دو قطبی» برای آنها استفاده می گردد.

واژه نامه:

bipolar transistor	ترانزیستور تک قطبی
	ترانزیستور دو قطبی



### فهرست مطالب:

- مقدمه
- MOSFET افزایشی  ←
- MOSFET تکمیلی (CMOS)
- MOSFET تخلیه ای
- جمع بندی روابط حاکم
- اثر بدنه
- اثر دما
- پدیده ی شکست و حفاظت ورودی

- ساختار فیزیکی
- انواع
- شیوه های عملکرد
- مشخصه های جریان-ولتاژ
- معیارهای تعیین نواحی عملکرد
- نمادهای مداری

### انواع MOSFET ها


MOSFET ها

- MOSFET افزایشی
- MOSFET کاهشی (تخلیه ای)

به دلیل اهمیت بیشتر MOSFET افزایشی، در این فصل بیشتر به این نوع MOSFET پرداخته شده است.

واژه نامه:

Enhancement MOSFET	MOSFET افزایشی
Depletion MOSFET	MOSFET کاهشی (تخلیه ای)



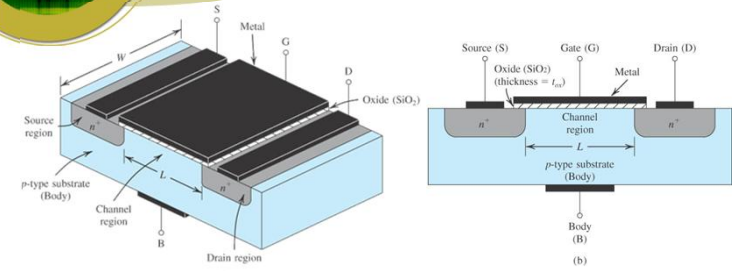
در عملکرد عادی لازم است پیوندهای PN **درین- بدنه** و **سورس- بدنه** معکوس بایاس شوند. از آنجا که در NMOS ولتاژ درین بالاتر از ولتاژ سورس است می توان با اتصال زیر لایه بر سورس، هر دو پیوند را به قطع برد. با این فرض، قطعه را بر اساس سه پایه ی گیت، درین و سورس بررسی می کنیم.

**واژه نامه:**

substrate	زیر لایه
Body	بدنه
Gate	گیت
Drain	درین
Source	سورس



### ساختار فیزیکی MOSFET افزایشی کانال N




**Figure 4.1** Physical structure of the enhancement-type NMOS transistor: (a) perspective view; (b) cross-section. Typically  $L = 0.1$  to  $3 \mu\text{m}$ ,  $W = 0.2$  to  $100 \mu\text{m}$ , and the thickness of the oxide layer ( $t_{ox}$ ) is in the range of 2 to 50 nm.

**پایه ها:**

- گیت (G)
- درین (D)
- سورس (S)
- زیر لایه یا بدنه (B)

با توجه به ساختار فیزیکی قطعه، آیا می توانید علت نامگذاری آن با MOSFET را حدس بزنید؟



### شیوه ی عملکرد

در MOSFET، ولتاژ اعمال شده به گیت، جریان درین- سورس را کنترل می کند. جریان در کانال برقرار می گردد.



**L:** طول کانال ← در محدوده ۱ تا ۱۰ میکرومتر

**W:** پهنای کانال ← در محدوده ۲ تا ۵۰۰ میکرومتر

**عمق کانال** نیز توسط میزان ولتاژ اعمال شده به گیت کنترل می گردد.

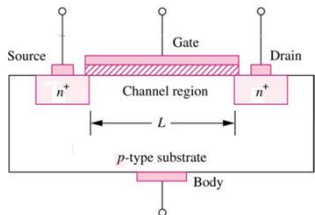
MOSFET بر خلاف BJT دارای ساختاری متقارن است. از این رو می توان درین و سورس را جابه جا نیز استفاده نمود.



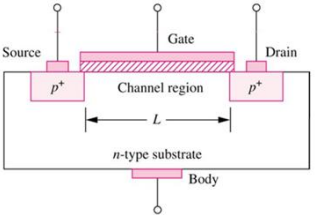
### انواع MOSFET افزایشی

انواع MOSFET افزایشی:

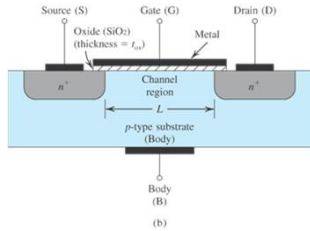
**N MOSFET افزایشی (NMOS افزایشی)**



**P MOSFET افزایشی (PMOS افزایشی)**



### بدون ولتاژ گیت



مسیر از درین به سورس مانند دو دیود پشت به پشت عمل کرده و مانع عبور جریان می‌گردد. از این رو، مقاومت درین-سورس بسیار بالا (حدود  $10^{12}$  اهم) است.

### مراحل تحلیل شیوهی عملکرد:

- بدون ولتاژ گیت (ناحیهی قطع)
- اعمال ولتاژ به گیت و ایجاد کانال
- اعمال ولتاژ ناچیز به درین (ناحیهی تریود یا اهمی)
- اعمال ولتاژ قابل توجه به درین (ورود به ناحیهی اشباع)
- عملکرد ترانزیستور در ناحیهی زیر اشباع

### اعمال ولتاژ ناچیز به درین

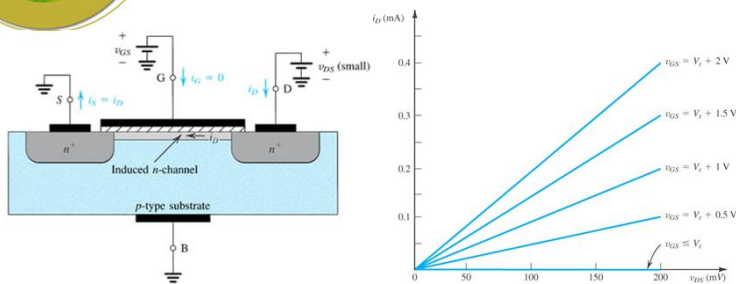


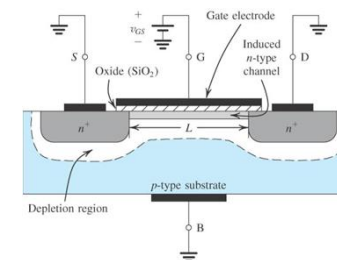
Figure 4.3 An NMOS transistor with  $v_{GS} > V_t$  and with a small  $v_{DS}$  applied. The device acts as a resistance whose value is determined by  $v_{GS}$ . Specifically, the channel conductance is proportional to  $v_{GS} - V_t$  and thus  $i_D$  is proportional to  $(v_{GS} - V_t) v_{DS}$ . Note that the depletion region is not shown (for simplicity).

توجه کنید که در این حالت، ترانزیستور مانند مقاومتی خطی عمل می‌کند.

همچنین فراموش نکنید که ولتاژ درین-سورس کم است.

### اعمال ولتاژ به گیت به منظور ایجاد کانال

فرض کنید درین و سورس زمین شده و ولتاژ مثبتی به گیت اعمال گردد.



کانال یا لایه‌ی وارون شده

ولتاژ آستانه ( $V_t$ ): حداقل ولتاژی که لازم است به گیت اعمال شود تا الکترون‌های آزاد کافی در زیر گیت جمع شده و کانال شکل گیرد.

$V_t$  در NMOS مقداری مثبت و در محدوده‌ی ۱-۳ ولت است.

هر چه  $V_{GS}$  بیشتر باشد عمق کانال افزایش یافته و هدایت الکتریکی کانال افزایش می‌یابد.

### عملکرد ترانزیستور در ناحیهی زیر اشباع

وقتی  $V_{GS}$  کمتر از  $V_t$  ولی نزدیک آن است جریان درین کمی وجود دارد که به آن جریان زیر اشباع گویند. در این شرایط، جریان به صورت نمایی متناسب با  $V_{GS}$  است.

**واژه نامه:**

زیر اشباع	subthreshold
-----------	--------------



### اعمال و نتاژ قابل توجه به درین

**Figure 4.5** Operation of the enhancement NMOS transistor as  $v_{DS}$  is increased. The induced channel acquires a tapered shape, and its resistance increases as  $v_D$  is increased. Here,  $v_{GS}$  is kept constant at a value  $> V_t$ .

**Figure 4.6** The drain current  $i_D$  versus the drain-to-source voltage  $v_{DS}$  for an enhancement-type NMOS transistor operated with  $v_{GS} > V_t$ .

Triode:  $v_{DS} < v_{GS} - V_t$   
 Saturation:  $v_{DS} \geq v_{GS} - V_t$

Curve bends because the channel resistance increases with  $v_{DS}$ .

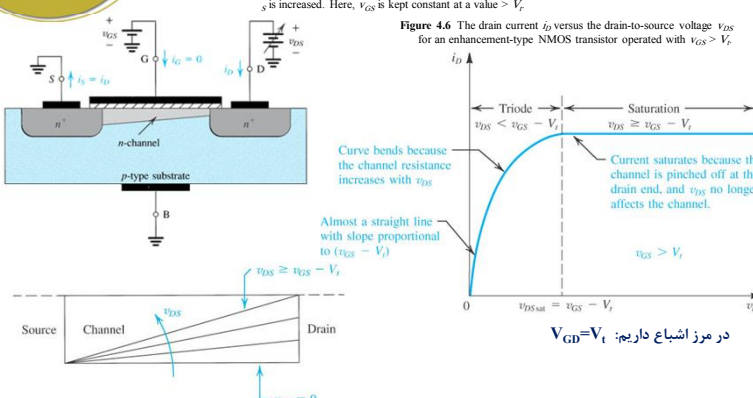
Almost a straight line with slope proportional to  $(v_{GS} - V_t)$ .

Current saturates because the channel is pinched off at the drain end, and  $v_{DS}$  no longer affects the channel.

$v_{GS} > V_t$

در مرز اشباع داریم:  $V_{GD} = V_t$

**Figure 4.7** Increasing  $v_{DS}$  causes the channel to acquire a tapered shape. Eventually, as  $v_{DS}$  reaches  $v_{GS} - V_t$  the channel is pinched off at the drain end. Increasing  $v_{DS}$  above  $v_{GS} - V_t$  has little effect (theoretically, no effect) on the channel's shape.



### معیارهای تعیین نواحی عملکرد NMOS افزایشی:

قطع:  $V_{GS} < V_t$

وصل: تریود یا اهمی:  $V_{GS} > V_t$  &  $V_{GD} > V_t$

وصل: اشباع:  $V_{GS} > V_t$  &  $V_{GD} < V_t$

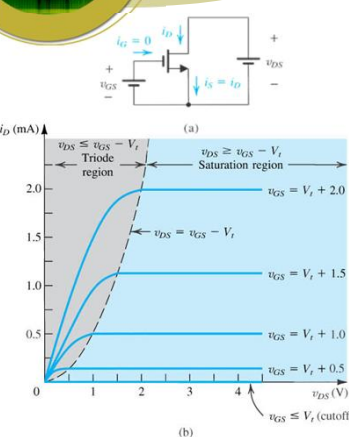


### دسته منحنی‌های مشخصه و نواحی عملکرد

**نواحی عملکرد MOSFET**

- ✓ قطع
- ✓ تریود یا اهمی
- ✓ اشباع

**Figure 4.11** (a) An n-channel enhancement-type MOSFET with  $v_{GS}$  and  $v_{DS}$  applied and with the normal directions of current flow indicated. (b) The  $i_D$ - $v_{DS}$  characteristics for a device with  $k'_n(W/L) = 1.0 \text{ mA/V}^2$ .



بنابراین MOSFET را می توان در ناحیهی تریود مانند یک مقاومت و در ناحیهی اشباع مانند یک منبع جریان وابسته به ولتاژ گیت-سورس در نظر گرفت.

شکل ۳-۱۰: مدل مداری هم ارز سیگنال - بزرگ MOSFET کانال N که در ناحیه اشباع کار می کند.

### روابط جریان درین در نواحی خطی و اشباع

در ناحیهی اشباع:

$$I_D = \frac{K_n}{2} (V_{GS} - V_t)^2 (1 + \lambda V_{DS})$$

λ: مقدار ثابتی از پارامترهای MOSFET

وابستگی جریان درین به  $V_{DS}$  در ناحیهی اشباع به واسطه تغییر طول کانال با تغییر  $V_{DS}$  است که با عنوان «مدولاسیون طول کانال» از آن نام برده می شود.

با صرف نظر از اثر مدولاسیون طول کانال:

$$I_D \cong \frac{K_n}{2} (V_{GS} - V_t)^2$$

واژه نامه:

قابلیت تحرک	mobility
-------------	----------

در ناحیهی تریود (اهمی):

$$I_D = K_n \left[ (V_{GS} - V_t) V_{DS} - \frac{V_{DS}^2}{2} \right]$$

$$K_n = \mu_n C_{OX} \left( \frac{W}{L} \right)$$

μn: قابلیت تحرک الکترون  
 Cox: خازن واحد سطح گیت-بدنه  
 L: طول کانال  
 W: پهنای کانال

اگر  $V_{DS}$  به اندازهی کافی کوچک باشد:

$$I_D \cong K_n (V_{GS} - V_t) V_{DS}$$

$$r_{ds} = \frac{dV_{DS}}{dI_D} = [K_n (V_{GS} - V_t)]^{-1}$$

عکس شیب خط در ناحیهی خطی منحنی مشخصه

### MOSFET افزایشی کانال P در قیاس با MOSFET افزایشی کانال N

- زیر لایه یا بدنه از نوع N است
- درین و سورس از نوع P+ است.
- حامل های بار حفره ها می باشند.
- $V_{GS}$ ،  $V_{DS}$  و  $V_t$  همگی منفی هستند.
- جریان از سورس به درین است.

امروزه NMOS تکنولوژی غالب است زیرا NMOS را می توان کوچک تر ساخت، سریع تر عمل می کند و ولتاژ تغذیهی آن کمتر است.

### نمادهای مداری

نمادها با در نظر گرفتن پایه ی بدنه

شکل ۳-۱۱: نماد ترانزیستورهای MOSFET افزایشی: (الف) نماد واقعی (ب) نماد ساده شده

خط چین عمودی نشانگر کانال است که خط چین بودن آن، عدم تشکیل کانال در صورت مناسب نبودن ولتاژ اعمالی به گیت را نشان می دهد.

پیکان جهت بایاس مستقیم پیوند بدنه-کانال را نشان می دهد.

عدم اتصال گیت-کانال، وجود عایق بین آنها را نشان می دهد.

در این کتاب از نمادهای ساده شده استفاده خواهیم نمود.

### معیارهای تعیین نواحی عملکرد PMOS افزایشی

یادآوری	قطع	وصل- تریود یا اهمی	وصل-اشباع
NMOS-افزایشی	$V_{GS} < V_t$	$V_{GS} > V_t \& V_{GD} > V_t$	$V_{GS} > V_t \& V_{GD} < V_t$
PMOS-افزایشی	$V_{GS} > V_t$	$V_{GS} < V_t \& V_{GD} < V_t$	$V_{GS} < V_t \& V_{GD} > V_t$
MOSFET-افزایشی	$ V_{GS}  <  V_t $	$ V_{GS}  >  V_t  \&  V_{GD}  >  V_t $	$ V_{GS}  >  V_t  \&  V_{GD}  <  V_t $
تعمیم			

### دسته منحنی‌های مشخصه MOSFET افزایشی کانال P

?

در ناحیهی خطی:

$$I_D = K_p [(V_{GS} - V_t) V_{DS} - \frac{V_{DS}^2}{2}]$$

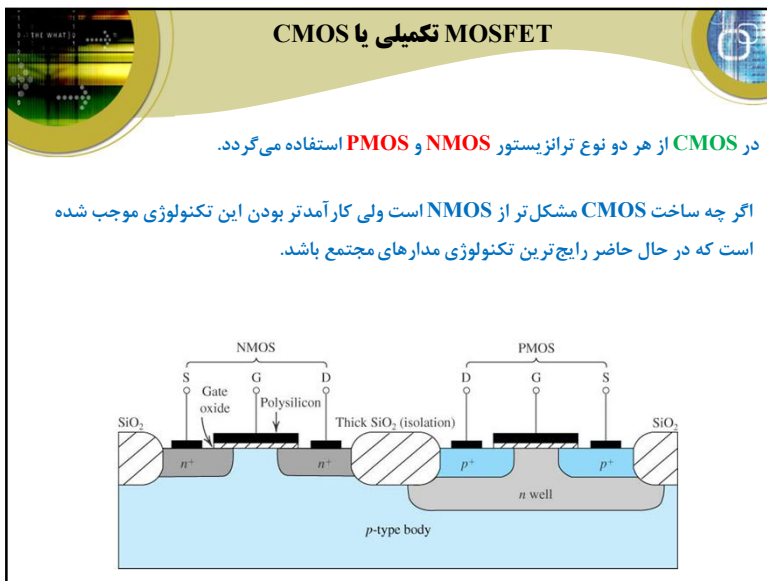
$$K_p = \mu_p C_{OX} \left(\frac{W}{L}\right)$$

در ناحیهی اشباع:

$$I_D = \frac{K_p}{2} (V_{GS} - V_t)^2$$

$\mu_p \cong 2.5 \mu_p$        $\mu_n$ : قابلیت تحرک حفره

آیا می‌دانید چرا PMOS در قیاس با NMOS به ولتاژ تغذیه‌ی بالاتری برای عملکرد خود نیاز دارد؟

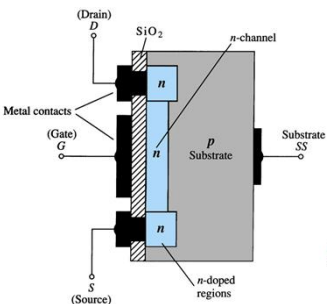
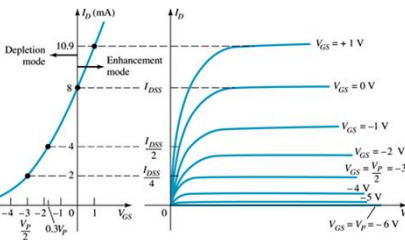



- ### فهرست مطالب:
- مقدمه
  - MOSFET افزایشی
  - MOSFET تکمیلی (CMOS) ←
  - MOSFET تخلیه‌ای
  - جمع‌بندی روابط حاکم
  - اثر بدنه
  - اثر دما
  - پدیده‌ی شکست و حفاظت ورودی

### MOSFET تخیلهای

در این نوع MOSFET، کانال از ابتدا تعبیه شده است بنابراین برخلاف MOSFET افزایشی، نیازی به القای کانال ندارد.


**Substrate:p**  
**Source:n+**  
**Drain:n+**  
**Channel:n**

### فهرست مطالب:

- مقدمه
- MOSFET افزایشی
- MOSFET تکمیلی (CMOS)
- MOSFET تخیلهای ➡
- جمع بندی روابط حاکم
- اثر بدنه
- اثر دما
- پدیدهی شکست و حفاظت ورودی

### نمادهای مداری



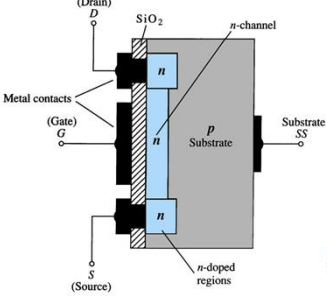
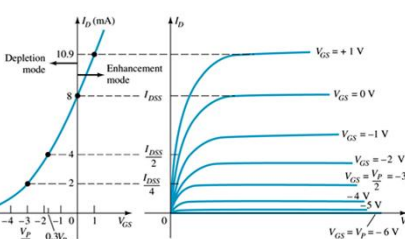
شکل ۳-۱۱: (الف) نماد مداري MOSFET کاهشى N (ب) نماد ساده شده

توجه کنید که کانال دیگر به صورت نقطه چین نیست زیرا از ابتدا تعبیه شده است.



### MOSFET تخیلهای

با  $V_{GS}$  می توان عمق کانال و در نتیجه رسانایی درین-سورس را کنترل نمود. اعمال  $V_{GS}$  مثبت موجب جذب الکترون های بیشتر به کانال و افزایش عمق کانال می گردد. اعمال  $V_{GS}$  منفی موجب کاهش (یا تخیلهای) حامل های بار کانال می گردد. وجه تسمیهی نام این نوع MOSFET از همین موضوع سرچشمه می گیرد.



**مثال:**

مدار شکل زیر را در نظر بگیرید. با فرض  $V_t=1\text{ volt}$  و  $K_n=0.5\text{ mA/V}^2$  و با صرف نظر از اثر مدولاسیون طول کانال، مدار را تحلیل نموده و ناحیهی عملکرد و نقطهی کار ترانزیستور را به دست آورید.

شکل ۱۳-۳: مدار مربوط به مثال ۳-۳

**مثال:**

مدار شکل زیر را در نظر بگیرید. با فرض  $V_t=1\text{ volt}$  و  $K_n=0.5\text{ mA/V}^2$  برای ترانزیستور، مدار به نحوی طراحی شده است که ولتاژ درین 0.1 ولت است. مقاومت درین-سورس در نقطهی کار ( $r_{ds}$ ) را به دست آورید.

شکل ۱۳-۳: مدار مربوط به مثال ۳-۳

$V_{GS} = 5\text{ volt} > V_t$  → ترانزیستور روشن است

$V_{GD} = 5 - 0.1 = 4.9\text{ volt} > V_t$  → ترانزیستور در ناحیهی تریود قرار دارد

$r_{ds} = \frac{V_{DS}}{I_D}$

$V_{DS} = 0.1\text{ volt}$

$I_D = K_n \left[ (V_{GS} - V_t)V_{DS} - \frac{V_{DS}^2}{2} \right]$

$= 0.5 \left[ (5 - 1)0.1 - \frac{0.1^2}{2} \right] =$

→  $r_{ds} = \frac{V_{DS}}{I_D} = \frac{0.1}{=} =$

**جمع بندی مشخصه های ترانزیستورهای MOSFET**

جدول ۱۳-۳: خلاصه مشخصه های ترانزیستورهای MOSFET

کانال P -		کانال N -		نوع کانال ترانزیستور پارامترها
MOS تخلیه ای	MOS افزایشی	MOS تخلیه ای	MOS افزایشی	
+	-	-	+	$V_t$
$\mu_p C_{ox} (W/L)$		$\mu_n C_{ox} (W/L)$		$K$
$V_{GS} < V_t$		$V_{GS} > V_t$		برای وصل کردن ترانزیستور
-		+		$V_{DS}$
$V_{DS} \geq V_{GS} - V_t$		$V_{DS} \leq V_{GS} - V_t$		برای کار در ناحیه تریودی
$V_{DS} \leq V_{GS} - V_t$		$V_{DS} \geq V_{GS} - V_t$		برای کار در ناحیه اشباع
-		+		$\lambda = 1/V_A$
$I_D = K \left[ (V_{GS} - V_t)V_{DS} - \frac{V_{DS}^2}{2} \right]$				در ناحیه تریودی
$I_D = \frac{K}{2} (V_{GS} - V_t)^2 (1 + \lambda V_{DS})$				در ناحیه اشباع

**فهرست مطالب:**

- مقدمه
- MOSFET افزایشی
- MOSFET تکمیلی (CMOS)
- MOSFET تخلیه ای
- جمع بندی روابط حاکم
- اثر بدنه
- اثر دما
- پدیدهی شکست و حفاظت ورودی

## اثر بدنه

## فهرست مطالب:

- مقدمه
- MOSFET افزایشی
- MOSFET تکمیلی (CMOS)
- MOSFET تخلیه‌ای
- جمع‌بندی روابط حاکم
- اثر بدنه
- اثر دما
- پدیده‌ی شکست و حفاظت ورودی

## اثر دما

پارامترهای  $V_t$  و  $K$  ترانزیستورهای MOSFET به دما حساس هستند.

- ❖ به ازای هر درجه‌ی سانتیگراد افزایش دما،  $V_t$  حدود ۲ میلی‌ولت کاهش می‌یابد.
- ❖  $K$  با افزایش دما، کاهش می‌یابد.

با افزایش دما،  $V_t$  کاهش یافته و اثر افزایشی بر جریان درین می‌گذارد از سوی دیگر، افزایش دما موجب کاهش  $K$  می‌گردد که اثر کاهش‌ی بر جریان درین می‌گذارد. از آنجا که اثر مورد دوم غالب است، با افزایش دما، جریان درین کاهش می‌یابد.



## فهرست مطالب:

- مقدمه
- MOSFET افزایشی
- MOSFET تکمیلی (CMOS)
- MOSFET تخلیه‌ای
- جمع‌بندی روابط حاکم
- اثر بدنه
- اثر دما
- پدیده‌ی شکست و حفاظت ورودی

## پدیده‌های شکست و حفاظت ورودی

### پدیده‌های شکست:

- ۱- افزایش بیش از حد ولتاژ درین و در نتیجه شکست ضرب بهمینی پیوند PN درین- زیر لایه
- ۲- افزایش بیش از حد ولتاژ گیت-سورس که شکست اکسید گیت نامیده می‌شود و سبب خرابی دائمی ترانزیستور می‌گردد.

از آنجا که MOSFET امیدانس ورودی بالایی دارد انباشته شدن اندکی بار الکتریکی می‌تواند موجب شکست اکسید گیت گردد. از این رو از **دیودهای محافظ** جهت جلوگیری از انباشته شدن بار ساکن در خازن گیت استفاده می‌گردد.



## فهرست مطالب:

- مقدمه
- MOSFET افزایشی
- MOSFET تکمیلی (CMOS)
- MOSFET تخلیه‌ای
- جمع‌بندی روابط حاکم
- اثر بدنه
- اثر دما
- پدیده‌ی شکست و حفاظت ورودی

## با تشکر از توجه شما

اقتضای جان چو ای دل آگهی است  
هر که آگه‌تر بود، جانش قوی است  
«مولانا»



## فهرست مطالب:

- مقدمه
- MOSFET افزایشی
- MOSFET تکمیلی (CMOS)
- MOSFET تخلیه‌ای
- جمع‌بندی روابط حاکم
- اثر بدنه
- اثر دما
- پدیده‌ی شکست و حفاظت ورودی